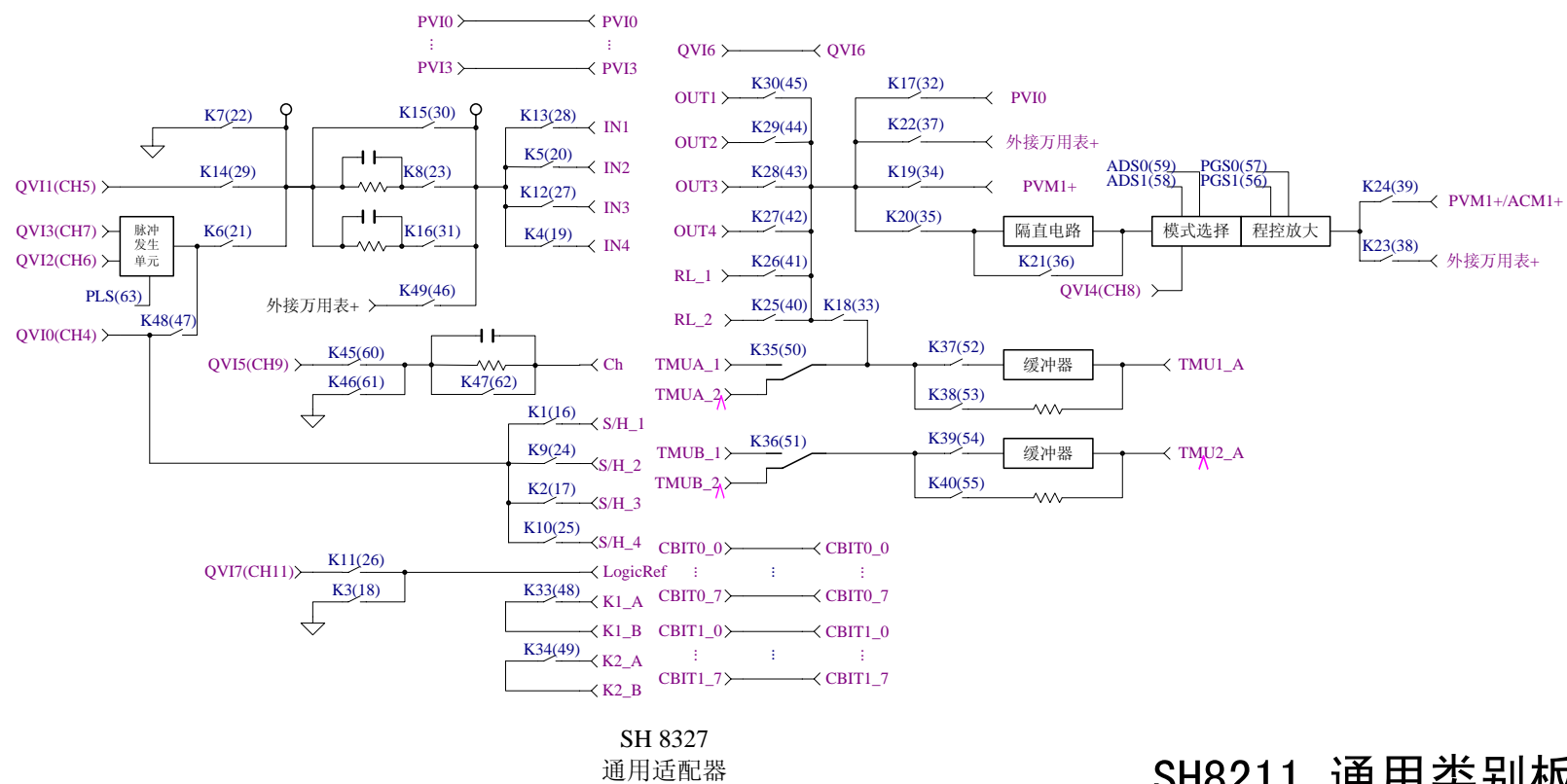


1. 附件



SH8211 通用类别板原理框图

PVI3F	PVI3F	1	PVI0S	PVI0F	PVI0F
PVI3F	PVI3S	2	PVI0F	PVI0F	PVI0F
PVI3G	PVI3G	3	PVI0G	PVI0G	PVI0G
PVI2G	PVI2G	4	PVI1S	PVI1F	PVI1F
PVI2F	PVI2S	5	PVI1F	PVI1F	PVI1F
PVI2F	PVI2F	6	PVI1G	PVI1G	PVI1G
AGND	AGND	7	AGND	AGND	AGND
IN1	IN1	8	OUT1	OUT1	OUT1
IN2	IN2	9	OUT2	OUT2	OUT2
IN3	IN3	10	OUT3	OUT3	OUT3
IN4	IN4	11	OUT4	OUT4	OUT4
AGND	AGND	12	AGND	AGND	AGND
S/H_1	S/H_1	13	Ch	Ch	Ch
S/H_2	S/H_2	14	Ch	Ch	Ch
S/H_3	S/H_3	15	AGND	AGND	AGND
S/H_4	S/H_4	16	RL_1	RL_1	RL_1
LogicRef	LogicRef	17	RL_2	RL_2	RL_2
AGND	AGND	18	AGND	AGND	AGND
K1_A	K1_A	19	CBIT1_6	CBIT1_6	CBIT1_7
K1_B	K1_B	20	CBIT1_4	CBIT1_4	CBIT1_5
K2_A	K2_A	21	CBIT1_2	CBIT1_2	CBIT1_3
K2_B	K2_B	22	CBIT1_0	CBIT1_0	CBIT1_1
AGND	AGND	23	CBIT0_6	CBIT0_6	CBIT0_7
VI_F	VI_S	24	CBIT0_4	CBIT0_4	CBIT0_5
AGND	AGND	25	CBIT0_2	CBIT0_2	CBIT0_3
TMUA_1	TMUA_2	26	CBIT0_0	CBIT0_0	CBIT0_1
TMUB_1	TMUB_2	27	J12V	J12V	J12V
AGND	AGND	28	J5V	J5V	J5V
DGS	DGS	29	JGND	JGND	JGND
AGND	AGND	30	VSS	VSS	VSS
AGND	AGND	31	VDD	VDD	VDD
AGND	AGND	32	AGND	AGND	AGND

X1

X2

SH8211 通用类别板适配器引脚定义表

SH8211 (Rev1.01) 通用类别板继电器控制表

继电器	CBIT		用途
K1	16	(CBIT2-0)	输入 S/H_1 与 QVIO 连接
K2	17	(CBIT2-1)	输入 S/H_3 与 QVIO 连接
K3	18	(CBIT2-2)	输入 LogicRef 端接“地”
K4	19	(CBIT2-3)	IN4 与输入资源接通
K5	20	(CBIT2-4)	IN2 与输入资源接通
K6	21	(CBIT2-5)	输入端选通资源“PLS”
K7	22	(CBIT2-6)	输入端选通资源“地”
K8	23	(CBIT2-7)	选通输入偏置电阻 2M
K9	24	(CBIT3-0)	输入 S/H_2 与 QVIO 连接
K10	25	(CBIT3-1)	输入 S/H_4 与 QVIO 连接
K11	26	(CBIT3-2)	输入 LogicRef 端接 QVI7
K12	27	(CBIT3-3)	IN3 与输入资源接通
K13	28	(CBIT3-4)	IN1 与输入资源接通
K14	29	(CBIT3-5)	输入端选通资源 QVI1
K15	30	(CBIT3-6)	短路输入偏置电阻
K16	31	(CBIT3-7)	选通输入偏置电阻 200K
K17	32	(CBIT4-0)	输出选通 PVI0
K18	33	(CBIT4-1)	输出选通 QTMUA
K19	34	(CBIT4-2)	输出选通 PVM
K20	35	(CBIT4-3)	输出选通 PGA 放大器
K21	36	(CBIT4-4)	低通滤波器的选通和断开
K22	37	(CBIT4-5)	输出选通吉时利表
K23	38	(CBIT4-6)	PGA 输出选通吉时利表
K24	39	(CBIT4-7)	PGA 输出选通 PVM
K25	40	(CBIT5-0)	输出负载 RL2
K26	41	(CBIT5-1)	输出负载 RL1
K27	42	(CBIT5-2)	OUT4 接入输出端
K28	43	(CBIT5-3)	OUT3 接入输出端
K29	44	(CBIT5-4)	OUT2 接入输出端
K30	45	(CBIT5-5)	OUT1 接入输出端
	46	(CBIT5-6)	K49, K50 万用表直接测量输入信号
	47	(CBIT5-7)	K48 继电器用来给 S/H 端脉冲
K33	48	(CBIT6-0)	继电器网络 K1
K34	49	(CBIT6-1)	继电器网络 K2
K35	50	(CBIT6-2)	TMUA_1 或 TMUA_2 选通 TMU1A
K36	51	(CBIT6-3)	TMUB_1 或 TMUB_2 选通 TMU1B
K37	52	(CBIT6-4)	TMU1A 经过 BUF634A 接到 TMU1_A
K38	53	(CBIT6-5)	TMU1A 绕过 BUF 直接接到 TMU1_A
K39	54	(CBIT6-6)	TMU1B 经过 BUF634B 接到 TMU1_B

K40	55	(CBIT6-7)	TMU1B 绕过 BUF 直接接到 TMU1_B
	56	(CBIT7-0)	PGA 倍率控制端 PGS1
	57	(CBIT7-1)	PGA 倍率控制端 PGS0
	58	(CBIT7-2)	模拟开关通道选择控制端 ADS1
	59	(CBIT7-3)	模拟开关通道选择控制端 ADS0
K45	60	(CBIT7-4)	采样电容端接“QVI5”
K46	61	(CBIT7-5)	采样电容端接“地”
K47	62	(CBIT7-6)	采样电容端短路 2M 偏置电阻
K48	63	(CBIT7-7)	ADG419 控制选择端

CBIT 控制位的前 16 个预留在适配器上，所以类别板的控制位从 CBIT2_0(16)开始。

剩下的 48 个 CBIT 控制位中有 5 个 CBIT 分别是作为脉冲控制、通道选择控制、和增益控制的。